

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-118247
(P2002-118247A)

(43) 公開日 平成14年4月19日 (2002. 4. 19)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 27/148		H 0 4 N 5/335	F 4 M 1 1 8
H 0 4 N 5/335		H 0 1 L 27/14	U 5 C 0 2 4
			B

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願2000-310177(P2000-310177)

(22) 出願日 平成12年10月11日 (2000. 10. 11)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 毛利 拓平

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

(74) 代理人 100069051

弁理士 小松 祐治

F ターム (参考) 4M118 AA02 AA04 AA10 AB01 BA13

DB03 DB07 DB08 FA02 FA06

GC08 GC14

5C024 CY16 CY47 GX03 GY01 GY23

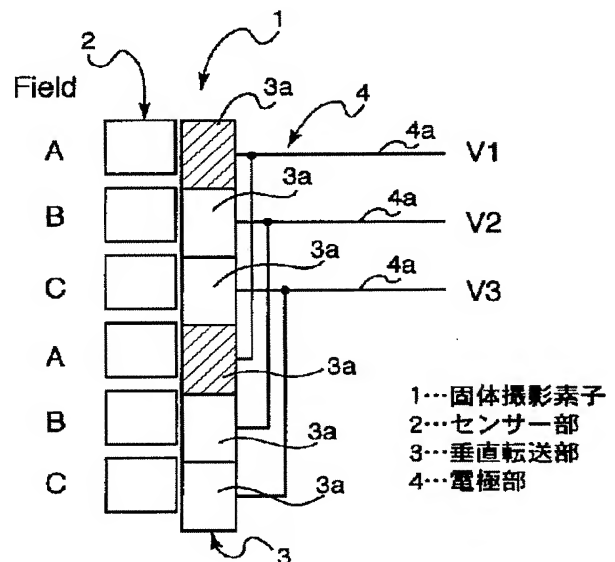
GZ22

(54) 【発明の名称】 固体撮像素子及びその駆動方法

(57) 【要約】

【課題】 固体撮像素子及びその駆動方法において、垂直転送部の取り扱い電荷量を増加させると共に、画素構造及び回路構成を簡素化する。

【解決手段】 光電変換素子がマトリクス状に配列されて成るセンサー部 2 と、該センサー部に接続されると共にセンサー部に蓄積された信号電荷を垂直方向に転送する垂直転送部 3 及び該垂直転送部に接続された電極部 4 とを有する固体撮像素子 1 において、センサー部の 1 画素に対する垂直転送部の電極数を 1 個とした。



【特許請求の範囲】

【請求項 1】 光電変換素子がマトリクス状に配列されて成るセンサー部と、
上記センサー部に接続されると共に、センサー部に蓄積された信号電荷を垂直方向に転送する垂直転送部と、
上記垂直転送部に接続された電極部とを有し、
センサ部の 1 画素に対する垂直転送部の電極数を 1 個としたことを特徴とする固体撮像素子。

【請求項 2】 信号電荷の読み出しに、1 フレームを n フィールド ($n \geq 3$) 構成及び n 相駆動方式を採用したことを特徴とする請求項 1 に記載の固体撮像素子。

【請求項 3】 光電変換素子がマトリクス状に配列されて成るセンサー部と、該センサー部に接続されると共に上記センサー部に蓄積された信号電荷を垂直方向に転送する垂直転送部及び該垂直転送部に接続された電極部とを有する固体撮像素子の駆動方法であって、
センサ部の 1 画素に対する垂直転送部の電極数を 1 個とすると共に、
信号電荷の読み出しに、1 フレームを n フィールド ($n \geq 3$) 構成及び n 相駆動方式を採用したことを特徴とする固体撮像素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、固体撮像素子及びその駆動方法であって、垂直転送部の取り扱い電荷量を増加させて飽和信号量を増やすと共に、全画素の信号を独立に読み出せるようにするための技術に関する。

【0002】

【従来の技術】従来の固体撮像素子、例えば、図 4 に構造を示すインターライン転送 (IT) 型 CCD 固体撮像素子 (以下、IT 撮像素子と略記) a は、センサー部 b とインターライン方式で配置された垂直転送部 c を有するものである。また、一般的には、上記垂直転送部 c に 4 相のゲートを有し、これらのゲートにそれぞれ駆動パルスが印加される 4 相駆動方式が採用されている。

【0003】上記 4 相駆動方式の IT 撮像素子 a においては、垂直転送部の取り扱い電荷量が多いという利点がある (電極 2 つ分=センサー 1 画素分が電荷蓄積部分/図 4 において斜線ハッチングを施した部分)。しかしながら、IT 撮像素子 a は、各ゲートに印加する駆動パルス、即ち、図 5 に示す V1 乃至 V4 の異なる 4 種の駆動パルスが必要であるため、駆動回路が複雑化してしまうという問題点があった。

【0004】また、原色系の固体撮像素子で多く採用されている、所謂ベイヤー方式色フィルタアレイの場合では、図 6 に示す 1 フレーム=2 フィールド (図中の A、B) 構成の場合には、各単フィールドで出力される信号は、R 若しくは B ラインのみである。このため、駆動回路の回路構成に、上記 R 及び B ラインを一度に出力する為の画素間引き用駆動モードが別途必要になり、駆動回

路が複雑化してしまうという問題点があった。

【0005】更に、図 7 に構造を示す従来の全画素読みだし方式の IT 撮像素子 d は、センサー部 e とインターライン方式で配置された垂直転送部 f を有し、該垂直転送部 f に 3 相のゲートを有する 3 相駆動方式が採用されている。

【0006】上記全画素読み出し方式の IT 撮像素子 d は前記 4 種の駆動パルスが必要な IT 撮像素子 a に比べて、図 8 に示すように、各ゲートに印加される V1 乃至 V3 の 3 種の駆動パルスによって駆動されるため、駆動回路を簡素化することができるという利点があるが、垂直転送部 f の取り扱い電荷量が少ない (電極 1 つ分=センサー 1/3 画素分が電荷蓄積部分/図 7 において斜線ハッチングを施した部分) という問題点があった。また、1 フレーム=1 フィールド (A) 構成なので、図 9 に示すように、画素間引き用駆動モードが別途必要となり、駆動回路が複雑化してしまうという問題点があった。

【0007】また、これら従来の IT 撮像素子 a 及び全画素読み出し方式の IT 撮像素子 d においては、センサー 1 画素に対する垂直転送部 c が 2 又は 3 個必要となるので、垂直転送部 c の電極構造が細微化してしまうという問題点もあった。

【0008】

【発明が解決しようとする課題】本発明は、上記問題点に鑑み、垂直転送部の取り扱い電荷量を増加させると共に、画素構造及び回路構成を簡素化することを課題とする。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明は、固体撮像素子のセンサ部の 1 画素に対する垂直転送部の電極数を 1 個とすると共に、信号電荷の読み出しに、1 フレームを n フィールド ($n \geq 3$) 構成及び n 相駆動方式を採用したものである。

【0010】従って、垂直転送部の取り扱い電荷量を増加させることが可能となる。

【0011】

【発明の実施の形態】以下、本発明固体撮像素子及びその駆動方法の実施の形態について、添付図面を参照して説明する。

【0012】図 1 に本発明に係る固体撮像素子 (以下、撮像素子と略記) 1 の構成を概略的に示す。

【0013】撮像素子 1 は、後述するように、3 相駆動方式の垂直転送 CCD を有するインターライン転送 (IT) 型 CCD 固体撮像素子であり、図示したように、フォトダイオード等の光電変換素子がマトリクス状に配列されて成るセンサー部 2 と、該センサー部 2 とインターライン方式で接続されると共にセンサー部 2 に蓄積された信号電荷を垂直方向に転送する垂直転送部 3 及び該垂直転送部 3 の各垂直転送 CCD 3a、3a、…と個々に接続された電極部 4 とを有するものである。

【0014】また、上記電極部4によって垂直転送部3には読み出し用及び転送用の駆動パルスがそれぞれ印加される。駆動パルスの印加によって読み出され、垂直転送部3に蓄積された信号電荷は、図示しない画像処理回路に転送される。

【0015】また、上記センサー部2の1画素当たりの垂直転送CCD3aの電極数は1個とされ、図4及び図7に示す従来のIT撮像素子や全画素IT撮像素子のセンサーの1画素当たりの垂直転送CCDの電極数である2または3個と比べて簡素化された構造となっている。

【0016】従って、垂直転送部3における電荷蓄積部分は、電極1つ分＝センサー1画素分（図1において斜線ハッチングを施した部分）となり、垂直転送部3の取り扱い電荷量を増加させることが可能となる。

【0017】一般的に、CCD固体撮像素子の飽和信号量は、センサー部と垂直転送部における取り扱い電荷量の大小関係のトレードオフ、即ち、センサ部と垂直転送部の面積比によって決定される。

【0018】従って、撮像素子1においては、上述のように垂直転送部3の取り扱い電荷量を増加させることが可能であるので、その分、センサー部2の面積比を大きく取ることが可能となる。その結果、本発明を適用したビデオカメラ等の撮像装置においては、従来から問題とされていた飽和信号量の改善により、光の明暗に対するダイナミックレンジの拡大が期待できるようになる。

【0019】尚、前述のように、本発明に係わる撮像素子の駆動には、1フレーム＝ n フィールド（ $n \geq 3$ ）構成が採用され、併せて、垂直転送部は n 相駆動方式とされる。本実施の形態における撮像素子1は、1フレーム＝3フィールド、垂直転送部3は3相駆動方式である。

【0020】図2は、撮像素子1を駆動するために電極部4の各ゲート4a、4a、…に印加される駆動パルス（V1乃至V3）の一例を示すものである。即ち、撮像素子1は、A、B、C各フィールドで全画素の1/3のデータを読み出し、後段の図示しない信号処理ブロックでこれらのデータを合成することによって、全画素のデータ出力が可能とされている。尚、上記信号処理ブロックで読み出しラインの並び替えを行うと、通常のインターレース方式でのデータ出力が可能となっている。

【0021】撮像素子1は、1フレーム＝3フィールド構成で垂直転送部3に3相駆動方式が採用されているので、駆動パルスがV1乃至V3の3種のみとなつて、図示しない駆動回路における消費電力の低減並びに回路規模の簡素化が可能となっている。その結果、本発明を適用したビデオカメラ等の撮像装置においては、消費電力の低減並びに回路規模の簡素化が可能となる。また、本発明を適用したビデオカメラ等の撮像装置においても、回路規模を簡素化することが可能となる。

【0022】また、原色系のCCD固体撮像素子で多く採用されているベイヤー方式色フィルターアレイの場合

には、前記1フレーム＝ n フィールド（ $n \geq 3$ ）構成を更に限定して、1フレーム＝ m フィールド（ $m \geq 3$ の奇数）構成とすることによって、各単フィールドで出力される信号にR及びBラインが含まれることになる。1フレーム＝3フィールド構成にした場合の例を図3に示す。

【0023】即ち、A、B及びCの各フィールドでは、R及びBラインが交互に含まれており、この単フィールド駆動を繰り返すことによって、画素間引き駆動を行うことが可能になる。

【0024】従って、上記1フレーム＝ m フィールド（ $m \geq 3$ の奇数）構成においては、各フィールドで出力される信号に、既にR、B両ラインが存在しているため、画素間引き駆動モードが不要となつて、駆動回路の回路規模を簡素化することが可能になる。その結果、本発明を適用したビデオカメラ等の撮像装置においては、駆動回路の回路規模を簡素化することが可能となる。

【0025】ところで、CCD固体撮像素子の多画素化や光学サイズの小型化を実現するため、センサ部及び電極部の製造プロセスの微細化が今後の課題とされている。本発明に係わるCCD固体撮像素子の構造では、センサー1画素に対する垂直転送部の電極数を、従来の2～3個から1個に簡素化したので、電極部の製造プロセスにおいて非常に有利となるものである。

【0026】このように、本発明においては、センサー1画素に対する垂直転送部の電極数を1個にすると共に、1フレーム＝ n フィールド（ $n \geq 3$ ）構成にすることによって、従来のCCD固体撮像素子では実現が困難であった、飽和信号量の増加、駆動回路の低消費電力化及び駆動回路の簡素化を同時に実現することが可能である。

【0027】尚、前記実施の形態において示した各部の具体的な形状及び構造は、何れも本発明を実施するに当たっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されることがあってはならないものである。

【0028】

【発明の効果】以上に説明したように本発明固体撮像素子は、光電変換素子がマトリクス状に配列されて成るセンサー部と、該センサー部に接続されると共にセンサー部に蓄積された信号電荷を垂直方向に転送する垂直転送部及び該垂直転送部に接続された電極部とを有し、センサ部の1画素に対する垂直転送部の電極数を1個としたので、電極1つ分、即ち、センサー1画素分が電荷蓄積部分となつて、垂直転送部の取り扱い電荷量を増加させることができる。

【0029】また、請求項2に記載した発明にあつては、信号電荷の読み出しに、1フレームを n フィールド（ $n \geq 3$ ）構成及び n 相駆動方式を採用したので、低消費電力化及び駆動回路を簡素化することができる。

10

20

30

40

50

【0030】本発明固体撮像素子の駆動方法は、光電変換素子がマトリクス状に配列されて成るセンサー部と、該センサー部に接続されると共にセンサー部に蓄積された信号電荷を垂直方向に転送する垂直転送部及び該垂直転送部に接続された電極部とを有する固体撮像素子の駆動方法であって、センサ部の1画素に対する垂直転送部の電極数を1個とすると共に、信号電荷の読み出しに、1フレームをnフィールド(n≧3)構成及びn相駆動方式を採用したので、センサ部の1画素に対する垂直転送部の電極数を1個となり、電極1つ分、即ち、センサ部1画素分が電荷蓄積部分となつて、固体撮像素子の垂直転送部の取り扱い電荷量を増加させることができると共に、低消費電力化及び駆動回路を簡素化することができる。

【図面の簡単な説明】

【図1】図2及び図3と共に本発明固体撮像素子及びその駆動方法の実施の形態を示すものであり、本図はCC*

*D固体撮像素子の構造を概略的に示す図である。

【図2】駆動パルスを示す図である。

【図3】1フレームを3フィールドとした時の画素間引きの様子を示す図である。

【図4】図5及び図6と共に従来のCCD固体撮像素子の一例を示すものであり、本図はCCD固体撮像素子の構造を概略的に示す図である。

【図5】駆動パルスを示す図である。

【図6】画素間引きの様子を示す図である。

【図7】図8及び図9と共に従来の全画素読み出し方式CCD固体撮像素子の一例を示すものであり、本図はCCD固体撮像素子の構造を概略的に示す図である。

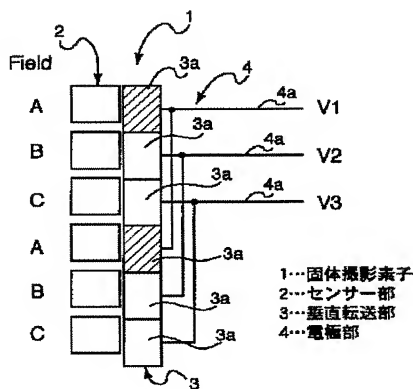
【図8】駆動パルスを示す図である。

【図9】画素間引きの様子を示す図である。

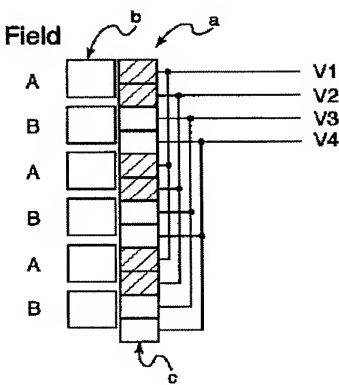
【符号の説明】

1…固体撮像素子、2…センサー部、3…垂直転送部、4…電極部

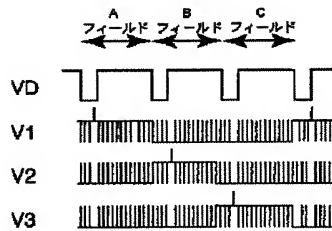
【図1】



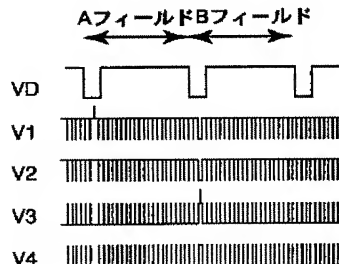
【図4】



【図2】

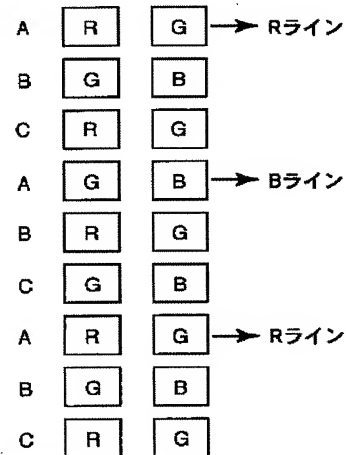


【図5】



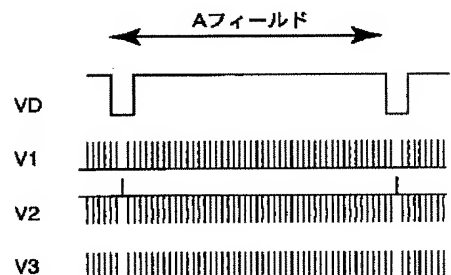
【図3】

Aフィールドのみ読み出す

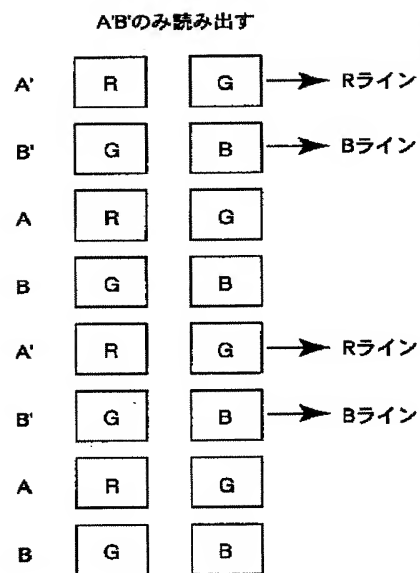


(1フレーム=3フィールド)

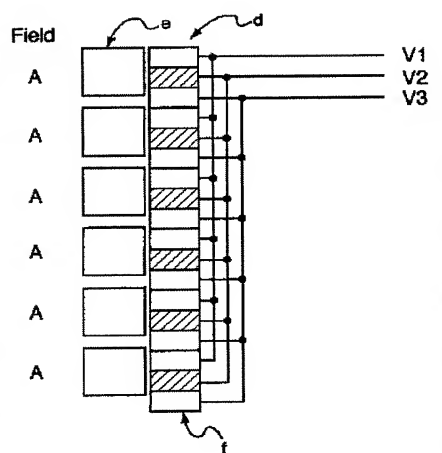
【図8】



【図6】



【図7】



【図9】

